

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 04205079
PUBLICATION DATE : 27-07-92

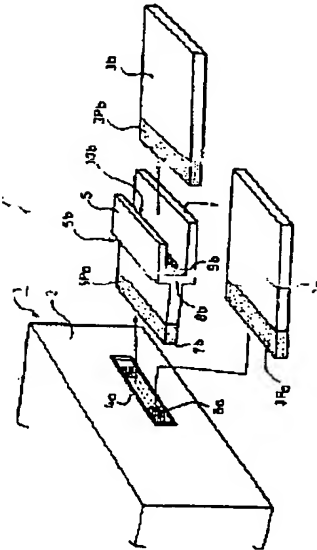
APPLICATION DATE : 29-11-90
APPLICATION NUMBER : 02325921

APPLICANT : KYOCERA CORP;

INVENTOR : TAKAHASHI AKIHIRO;

INT.CL. : G06K 17/00

TITLE : MEMORY CARD CONVERTER



ABSTRACT : PURPOSE: To enable a memory card converter to use memory cards having different specifications without accompanying change or remodelling of devices of the memory card converter by using a memory card converting unit that can connect memory cards having different specifications to a memory card loading unit.

CONSTITUTION: When loading a 68-pin card loading unit 4a with a 20-pin memory card 3b, the connecting section 5P of memory card converting unit 5b is mounted to the card loading unit 4a, and the connecting section 3P of memory card 3b is mounted on the connector 10b of memory card converting unit 5b. Thus, a memory card 3b having 20-pin 1-line I/O bus specification is mounted on a card loading unit 4a having 68-pin 2-line direct coupling specification by including the memory card converting unit 5b. With this, the present memory card converter does not need to provide loading unit for each various memory card with different specification.

COPYRIGHT: (C)1992,JPO&Japio

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平4-205079

⑮ Int. Cl.³

G 06 K 17/00

識別記号

C

庁内整理番号

6711-5L

⑬ 公開 平成4年(1992)7月27日

審査請求 未請求 請求項の数 1 (全9頁)

⑭ 発明の名称 メモリカード変換装置

⑯ 特 願 平2-325921

⑰ 出 願 平2(1990)11月29日

⑱ 発 明 者 上 符 浩 男 東京都世田谷区玉川台2丁目14番9号 京セラ株式会社東京用賀事業所内

⑲ 発 明 者 高 橋 昭 裕 東京都世田谷区玉川台2丁目14番9号 京セラ株式会社東京用賀事業所内

⑳ 出 願 人 京 セ ラ 株 式 会 社 京都府京都市山科区東野北井ノ上町5番地の22

㉑ 代 理 人 弁 理 士 小 池 寛 治

明 細 書

1. 発明の名称 メモリカード変換装置

2. 特許請求の範囲

情報処理装置の本体側に備えられたカード装着装置と、これとは異なる仕様のメモリカードとを接続する装置であって、上記カード装着装置に物理的仕様が合致した接続部と上記メモリカードに物理的仕様が合致するコネクタ手段とを設けた装置機構を備え、この装置機構に上記接続部の電気的仕様と前記コネクタ手段の電気的仕様を整合させる変換回路を設けたことを特徴とするメモリカード変換装置。

3. 発明の詳細な説明

「産業上の利用分野」

本発明は、一定の仕様により構成されたメモリカードを、他の仕様で構成された情報処理装置のカード装着装置に装着可能としたメモリカード変換装置に関する。

「従来の技術」

この種のメモリカードは、ROMカード、RA

Mカード等からなり、最近の半導体技術の発展に伴う記憶容量の増大から、汎用メモリ媒体としての利用が図られてきている。

このメモリカードは、例えば、パーソナルコンピュータ等の情報処理装置の外部メモリ媒体としての使用を始めとして、種々の応用が考えられており、各々の用途に応じた接続方式が採用されている。

その接続方式は、直結バス方式あるいは1/0バス方式の何れかのバス方式と、68ピン、40ピン、34ピンあるいは20ピンの何れかからなるカード装着装置とを使用することにより、メモリカードと情報処理装置との接続を行うようになっている。

このようにメモリカードの使用には、種々の仕様の異なるメモリカードの存在を考慮する必要があった。

第7図は、上記メモリカードの従来の使用方法を説明するための図である。

第7図では、パーソナルコンピュータ100は、

ディスプレイ装置110、キーボード装置120を備え、68ピンのカード装着装置130と、20ピンのカード装着装置140とがパーソナルコンピュータ本体に接続してある。

このように構成することにより、68ピンのメモリカード230や20ピンのメモリカード240の使用が可能となる。

「発明が解決しようとする課題」

従来のメモリカードは、例えば、ピン数や形状や物理的な仕様の違いは勿論、制御信号の論理やデータ等の電氣的な違いがあるため、情報処理装置本体に一定の仕様のカード装着装置を設けたときには、このカード装着装置に装着できるメモリカード以外のメモリカードを使用することができないという欠点があった。

また、あらゆるメモリカードを使用できるようにするためには、第7図に示すように、各メモリカードの仕様毎に、情報処理装置本体外にカード装着装置を設ける必要があるが、このようにするとユーザに特別な装着作業を強いることになる他、

仕様が合致するコネクタ手段とを設けた装置機構を備え、この装置機構に上記接続部の電氣的仕様と前記コネクタ手段の電氣的仕様を整合させる変換回路を設けたことを特徴とするメモリカード変換装置を提案する。

「作 用」

上記のように構成したので、情報処理装置の本体に備えたカード装着装置には、同一仕様のメモリカードを自由に装着できる。

一方、上記カード装着装置とは異なる仕様のメモリカードをこのカード装着装置に装着する場合、メモリカード変換装置の装置機構に物理的仕様の合う接続部が設けられているので、この接続部をカード装着装置に装着し、また、上記装置機構には上記メモリカードに物理的仕様が合致したコネクタ手段が設けられているので、メモリカードの接続部をこのコネクタ手段に装着することができる。

このように装着すると、上記装置機構に設けた変換回路により接続部とコネクタ手段との電氣的整

合が取られることから、情報処理装置はメモリカードにデータを書き込んだり、メモリカードからデータを読み出したりすることができる。

さらに、上記メモリカードでは、その仕様が変更されるごとに新たにカード装着装置を設置する必要があることから、装置数が増加して使用に不便であり、かつ設置費用がかかるという欠点がある。

本発明は、上記した問題点に鑑みてなされたものであり、あらゆる仕様のメモリカードが使用できるようにしたメモリカード変換装置を提供することを目的とする。

「課題を解決するための手段」

上記目的を達成するため、本発明では、情報処理装置の本体側に備えられたカード装着装置と、これとは異なる仕様のメモリカードとを接続する装置であって、上記カード装着装置に物理的仕様が合致した接続部と上記メモリカードに物理的仕

合が取られることから、情報処理装置はメモリカードにデータを書き込んだり、メモリカードからデータを読み出したりすることができる。

「実施例」

次に、本発明の一実施例について図面に沿って説明する。

第1図～第3図は本発明の第1実施例を示すものであって、20ピン1列の1/0バス仕様のメモリカードを、68ピン2列の直結バス仕様である装着先に装着する場合に使用するメモリカード変換装置の例を示す。

第1図は本発明のメモリカード変換装置の第1実施例の外観を示す斜視図、第2図は同実施例を示す側面図である。

第1図及び第2図において、パーソナルコンピュータ、ワードプロセッサ、電子スチルカメラ等の情報処理装置1の本体2には、例えば、68ピンのメモリカード3aを装着できるカード装着装置4aが設けられている。このカード装着装置4aは、ピン6aを上下に2列に68本横設したコ

ネクタ構成となっており、同一仕様のメモリカード3aが装着できる。

このメモリカード3aは、68ピンで直結バス仕様を有しており、当該ピン6aを収容接触するピン受孔構造の接続部3Paを有している。

上記カード装着装置4aには、本発明の実施例であるメモリカード変換装置5bが装着できる。このメモリカード変換装置5bは、一方の端部7bに68本の上記したピン6aを収容接触するようになっており、カード装着装置4aに挿入されるピン受孔構造の接続部5Paを有しており、かつ他方の端部8bにピン9bを20本1列に植設したコネクタ10bを有している。

そして、上記端部8bはU字状をしており、図示下側アーム片rが図示上側のアーム片sより長くなっており、メモリカード3aを支えることができる。このメモリカード変換装置5bのコネクタ10bには、20ピン1列の1/0バス仕様のメモリカード3bの接続部3Pbが装着できるようになっている。

0、A1及びD0～D7に各々直接接続されている。

68ピン接続部5PaのVBAT、WP、Vcc、Vpp、GNDは、20ピンのコネクタ10bのVBAT、WP、Vcc、Vpp、GNDに各々直接接続されている。

また、68ピン接続部5PaのA2～A23及びD8～D15は、20ピンのコネクタ10bには接続されない。なお、上記接続において、直接に接続される信号線についてはバッファ素子を介して接続してもよい。また、上記端子の記号の説明は、後述する。

このように構成された実施例の作用を以下に説明する。

68ピンのカード装着装置4aに、68ピンのメモリカード3aを装着するときには、同一仕様であるので直接装着できる。

また、この68ピンのカード装着装置4aに、20ピンのメモリカード3bを装着しようとするときには、仕様が異なるので、メモリカード変換

なお、接続部3Pbはピン9bを収容接触させるピン受孔構造としてある。

つまり、本実施例では、メモリカード変換装置5bの装置機構の一端部7bに前記カード装着装置4aに物理的仕様が合致した接続部5Paを設け、この装置機構の他端部8bに前記メモリカード3bと物理的仕様が合致するコネクタ10bを設けた構成となっている。

第3図は本発明のメモリカード変換装置の変換回路を示す回路図である。

メモリカード変換装置5bは、68ピンの接続部5Paの反転CE1、反転CE2、反転OE、反転WEを、20ピンのコネクタ10bのCE、RD、WRに接続するため、ノア回路U1、反転回路U2～U4を設けて論理整合を行っている。ここで、OE、RDはメモリカード3b内の記憶回路の出力許可信号を、WE、WRは同記憶回路の書き込み許可信号を各々示す。また、68ピンの接続部5PaのRDY、A0、A1及びD0～D7は、20ピンのコネクタ10bのRDY、A

装置5bの接続部5Paをカード装着装置4aに装着し、このメモリカード変換装置5bのコネクタ10bにメモリカード3bの接続部3Pbを装着する。

この場合、メモリカード変換装置5bのコネクタ10bにメモリカード3bの接続部3Pbを装着してから、メモリカード変換装置5bの接続部5Paをカード装着装置4aに装着するようにしてもよい。

このような装着状態とすると、下位8ビット、上位8ビットのデータをアクセスする許可信号である反転CE1、反転CE2は、反転回路U2及びノア回路U1に供給されているが、反転CE1のみがコネクタ10bの許可信号CEとしてメモリカード3bに供給される。この許可信号CEがメモリカード3bに供給されているときに、読み出しならA0、A1を使用してアドレスを指定し、データをD0～D7から読み出すことができる。また、この許可信号CEがメモリカード3bに供給されているときに、書き込みならA0、A1を

使用してアドレスを指定し、データをD0～D7を介してデータを書き込むことになる。

このように上記第1実施例では、20ピン1列の1/0バス仕様のメモリカード3bを、装着先が68ピン2列の直結バス仕様のカード装着装置4aに、メモリカード変換装置5bを介在させることにより装着できる。このため、本実施例によれば、各使用メモリカード毎に装着装置を設ける必要がない。

第4図及び第5図は本発明の第2実施例を示すものであって、68ピン2列の直結バス仕様のメモリカードを、20ピン1列の1/0バス仕様である装着先に装着する場合に使用するメモリカード変換装置の例を示す。

第4図は本発明のメモリカード変換装置の第2実施例を示す側面図である。

第4図において、上記情報処理装置1の本体2には、例えば、20ピンのメモリカード3bを装着できるカード装着装置4bが設けられている。このカード装着装置4bは、ピン6bを1列に2

0本補設したコネクタ構成となっており、メモリカード3bが装着できる。

このメモリカード3bは、20ピンで1/0バス仕様を有しており、上記ピン6bを収容接触するピン受孔構造の接続部3Pbを有している。

上記カード装着装置4bには、本発明の実施例であるメモリカード変換装置5aが装着できる。このメモリカード変換装置5aは、一方の端部7aに20本の上記ピン6bを収容接触するピン受孔構造の接続部5Pbを有しており、かつ他方の端部8aにピン9aを68本2列だけ補設したコネクタ10aを有する。

このメモリカード変換装置5aのコネクタ10aには、68ピン2列の直結バス仕様のメモリカード3aの接続部3Paが装着できる。

第5図は本発明の第2実施例のメモリカード変換装置の変換回路の例を示す回路図である。

まず、20ピン側の記号の説明をする。メモリカード変換装置5aの接続部5Pb（あるいはカード装着装置4b）側には、端子にCE、RD、

WE、RDY、A0、A1、D0～D7、VBAT、Wp、Vcc、Vpp、GNDの符号が付されている。

符号CEはカードイネーブル信号で、この信号が「1」のときメモリカードに対して読み出し書き込みができる。符号RDはリード信号で、この信号が「1」のときメモリカード内の指定されたアドレスのデータが出力される。符号WEはライト信号で、この信号が「1」のときメモリカード内の指定されたアドレスにデータが書き込まれる。符号RDYはレディ信号で、この信号が「1」のときメモリカードに対して書き込み、読み出しの動作が可能になる。符号A0、A1はメモリカードの制御用レジスタのアドレス信号である。符号D0～D7はデータバスである。符号VBATはメモリカード内のデータ保護電池の電圧値を示す信号、Wpは書き込み禁止信号である。符号Vccは通常の電源供給端子を示す。符号Vppは電気的書き込み可能な読み出し専用メモリ用の書き込み電源供給端子である。GNDは接地端子を示す。

また、68ピン側の記号の説明をする。メモリカード変換装置5aのコネクタ10a（あるいはメモリカード3aの接続部3Pa）の端子の記号は、反転CE1、CE2、反転OE、反転WE、RDY、A0～A23、D0～D15、VBAT、Wp、Vcc、Vpp、GNDとなっている。

ここで、上記20ピンと異なる端子の符号のみ説明する。反転CE2はカードイネーブル信号で、この信号が「1」のときメモリカードに対して読み出し書き込みができる。反転CE1とこの信号とによって読み出し書き込み時のデータ順を特定できるが、20ピンのインターフェースの場合には8ビットのデータバスを持っているので、CE1を電源電圧Vccにプルアップしておく。

反転OEは出力イネーブル信号で、この信号が「1」のときメモリカード内の指定されたアドレスのデータが出力される。反転WEはライト信号で、この信号が「1」のときにメモリカード内の指定されたアドレスにデータが書き込まれる。

なお、A0～A23はメモリカード内のメモリの

番地を示すアドレス信号である。D0～D15はデータバスであるが、この例ではD8～D15は使用しない。

このような符号の付された接続部5Pbと、コネクタ10aとは、ラッチ回路LCと反転回路IV。～IV。からなる制御回路U11により動作するアドレス作成用ラッチ回路U13～U15と、前記アドレス作成用ラッチ回路U13～U15にデータを与え、かつ、コネクタ10aから接続部5Pb側へデータを伝えるバスバッファU12と、接続部5Pb側の信号をコネクタ10a側に変更するナンド回路NAND。～NAND。からなる論理整合回路U16とで接続されている。

制御回路U11は、アドレスA0、A1をデコードし、反転回路IV。～IV。を介してラッチ回路U13～U15を制御する。バスバッファU12は、双方向にデータを伝達するもので、伝送方向を端子DIRで、出力状態にするか否かは端子Gで設定する。ラッチ回路U13～U15は、コネクタ10aのA0～A7、A8～A15、A

16～A23にアドレスを分配する。

このように構成された第2実施例の動作を説明する。

例えば、68ピンの直接バス型のメモリカード3a内の一定の番地、例えば、402200H（ここでHは16進表示を示す）のデータを読み出したい場合、メモリカード3aをメモリカード変換装置5aのコネクタ10aに装着し、メモリカード変換装置5aの接続部5Pbをカード装着装置4bに装着する。

ついで、情報処理装置1は、まずアドレス00Hに下位アドレス00Hを、アドレス01Hに中位アドレス22Hを、アドレス02Hに上位アドレス40Hを書き込む。これにより、ラッチ回路U13に40Hが、ラッチ回路U14に22Hが、ラッチ回路U15に00Hがラッチされることになるので、コネクタ10aのA0～A7、A8～A15、A16～A23に402200Hが出力される。なお、ラッチ回路U13～U15は、上記の順に設定するだけでなく、各ラッチ動作は任

意にできる。そして、アドレスの指定が完了した時点で、反転CE2、反転OEに論理整合回路U16を介して所定の信号を入力することにより、当該アドレスのデータを読み出させて、データバスD0～D7を介して情報処理装置1に入力される。

書き込みの場合も上記同様であるが、バスバッファU12のDIR端子の入力が前記読み出しと異なり、この場合には20ピン側からデータバスD0～D7を通じて入力されたデータを68ピン側のコネクタ10aのデータバスD0～D7に出力される。

このように上記第2実施例では、68ピン2列の直結バス仕様のメモリカード3aを、装着先が20ピン1列の1/0バス仕様のカード装着装置4bに、メモリカード変換装置5aを介在させることにより装着できる。このため、本実施例によれば、各使用メモリカード毎に装着装置を設ける必要がない。

第6図は本発明の第3実施例を示す回路図であ

る。第6図の第3実施例は、第2実施例の変形例であり、メモリカード変換装置5aの機構的な構成には変更がなく、第2実施例のラッチ回路U13～U15に相当する回路をカウンタ回路(U23n、U23m)～(U25n、U25m)で構成し、これらカウンタ回路(U23n、U23m)～(U25n、U25m)を駆動するための組合論理回路U30を設け、しかも第2実施例の制御回路U11に相当する回路を制御回路U21として構成した点に大きな相違がある。その他の回路構成は、第2実施例と同様であり、同一符号を付してその構成、動作等の説明を省略する。

上記第5図の第2実施例は、メモリカード内のデータを読み出し、書き込みする毎に事前にアドレスの全部または一部をラッチ回路U13～U15に書き込んでいる。しかしながら、実際のメモリカードの使用状況を見ると、連続したデータを順次読み出したり、書き込んだりすることが多く、このため上記の第2実施例のようにアドレスの書き込みを、その都度行くと時間の無駄が生ずるこ

とになる。

そこで、この第3実施例は、最初のアドレスの設定があった後は、一定のクロックで順次アドレスが変更されるようにした。この第3実施例によれば、アクセス時間を短縮することができる。

それでは、第3実施例の動作を簡単に説明する。68ピンの直接バス方式のメモ리카ード3a内の、例えば、アドレス402200H番地から連続した番地にある複数個のデータを順次読み出すときには、情報処理装置1は、まずアドレス00Hに下位アドレス00Hを、アドレス01Hに中位アドレス22Hを、アドレス02Hに上位アドレス40Hを書き込む。これにより、カウンタ回路(U23n, U23m)～(U25n, U25m)にアドレスがプリロードされ、68ピン側コネクタ10aのA0～A23から、番地402200Hが出力される。

前記アドレスの設定は必ずしも当該設定の順番でなくてもよい。また、すでに設定されているアドレスの値の全ての桁または一部を使用するときは

00Hから連続して順次読み出されることになる。

書き込み動作についても、上記読み出し動作と同様である。この場合、バスバッファU12のDIR端子の入力が前記読み出し時と異なっており、この場合には20ピン側端子側から、データバスD0～D7を通じて入力されたデータは、バスバッファU12を介してコネクタ10a側の端子D0～D7に出力される。

この第3実施例によっても、第2実施例と同様の作用効果を奏することになる。また、第3実施例では、連続して読み出し、あるいは書き込みを行うときに、アドレスが順次変更されるように構成したので、アクセス時間を短縮することができる。

なお、上記各実施例では、20ピンのメモ리카ードと68ピンのカード装着装置との接続の例、あるいはその逆の接続の例を説明したが、このピン数に限らず、本発明は異なる仕様のメモ리카ードとカード装着装置との接続に適用できる。

「発明の効果」

変更したい位に対応するカウンタの8ビット分だけ設定すればよい。

このように設定が終了したところで、コネクタ10aの反転CE2、OE、WEの各々の端子に、制御回路U16からの出力信号を供給する。

これにより、例えば、リード信号が与えられた場合、メモ리카ード3aのアドレス値402200Hで指定された記憶回路のデータが、データバスD0～D7を通じて情報処理装置1に入力される。このとき、バスバッファU12は、メモ리카ード3aから情報処理装置1側へデータを送出できる。この直後に前記カウンタ回路(U23n, U23m)～(U25n, U25m)には計数のための信号が供給されるため、前記カウンタ回路に保持されたアドレス値は一番地だけ増加する。

続いて、リード信号をメモ리카ード変換装置5aに供給すれば、1番地だけ増加したアドレス値で指定され、その指定番地のメモ리카ードのデータを読み出す。これを繰り返すことによって、メモ리카ード3aからは、データがアドレス4022

以上説明したように本発明によれば、メモ리카ード変換装置を使用して、仕様が異なるメモ리카ードとカード装着装置を接続可能としたので、メモ리카ードが装着される機器を交換したり、改造することなく、各種のメモ리카ードとこれとは異なる仕様のカード装着装置との接続ができる。

また、本発明は、小形のメモ리카ード変換装置により、異なる仕様のメモ리카ードとカード装着装置との接続を可能としたので、装着作業が簡単で使用し易く、また形状が小さいので保管場所を小さくでき、特に携帯用の情報処理装置に便利に利用できる。

さらに、本発明では、その仕様が変更されるごとに新たにメモ리카ード変換装置のみを作成すればよいので、仕様の変更に伴う大掛かりな装置数の増加はなく、かつ設置費用が少なくなるという効果がある。

4. 図面の簡単な説明

第1図は本発明の第1実施例を示すメモ리카ード変換装置の外観斜視図、第2図は上記メモ리카

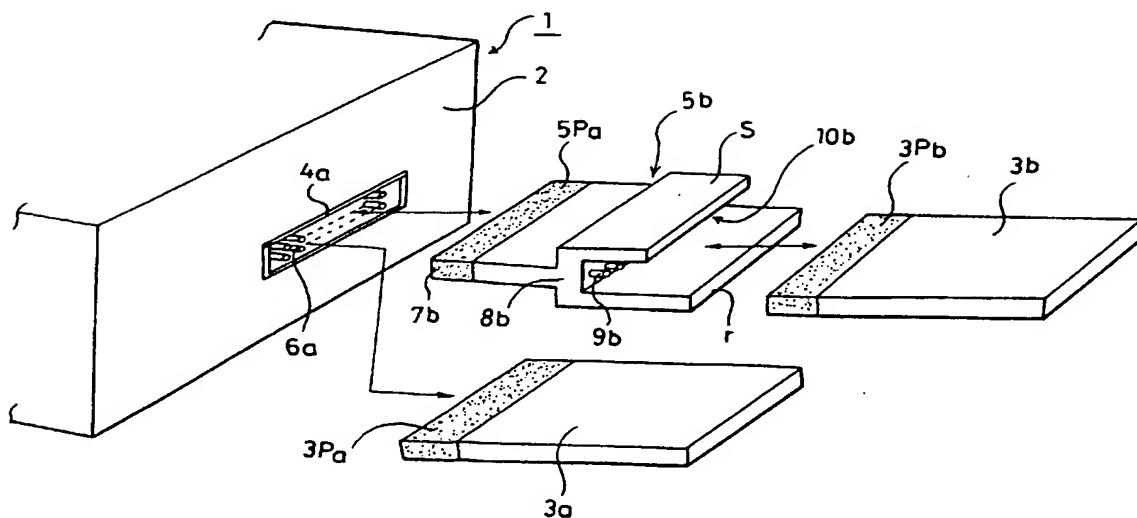
ード変換装置の側面図、第3図は上記メモリカード変換装置に設けた変換回路の構成を示すブロック図、第4図は本発明の第2実施例を示すメモリカード変換装置の側面図、第5図は第2実施例のメモリカード変換装置に設けた変換回路を示す回路図、第6図は第3実施例の変換回路を示す回路図、第7図は上記メモリカードの従来の使用方法を説明するための図である。

U13～U15…ラッチ回路
U16…論理整合回路
U21…制御回路
(U23n, U23m)～(U25n, U25m)…カウンタ回路
U30…組合論理回路

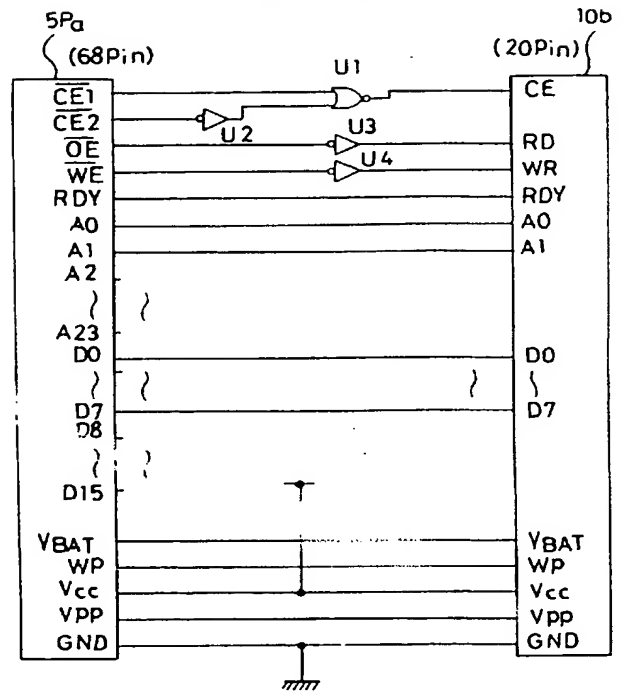
- 1…情報処理装置
- 2…本体
- 3a、3b…メモリカード
- 4a、4b…カード装着装置
- 5a、5b…メモリカード変換装置
- 10a、10b…コネクタ
- 3Pa、3Pb、5Pa、5Pb…メモリカードの接続部
- U1…ノア回路
- U2～U4…反転回路
- U11…制御回路
- U12…バスバッファ

特許出願人 京セラ株式会社
代理人 弁理士 小池 寛 治

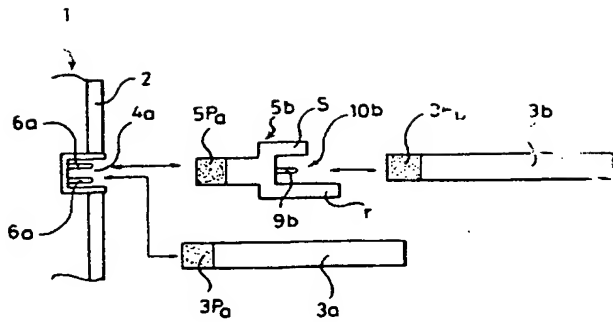
第1図



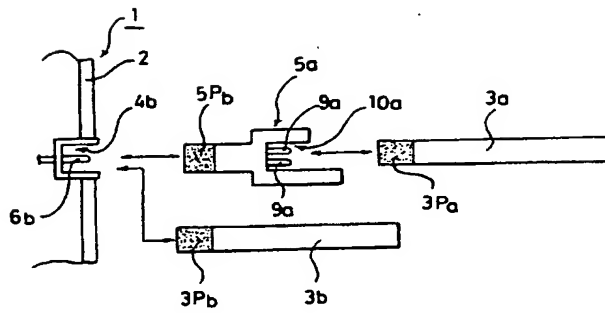
第 3 図



第 2 図



第 4 図



第 7 図

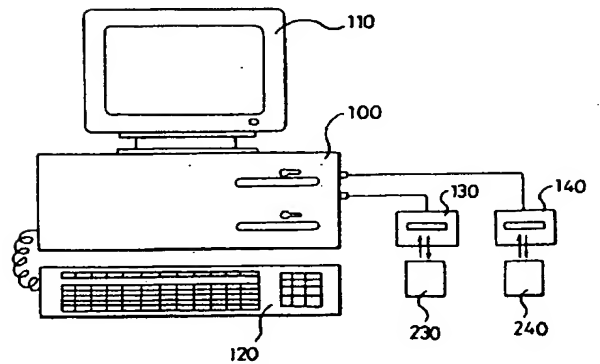


図 5

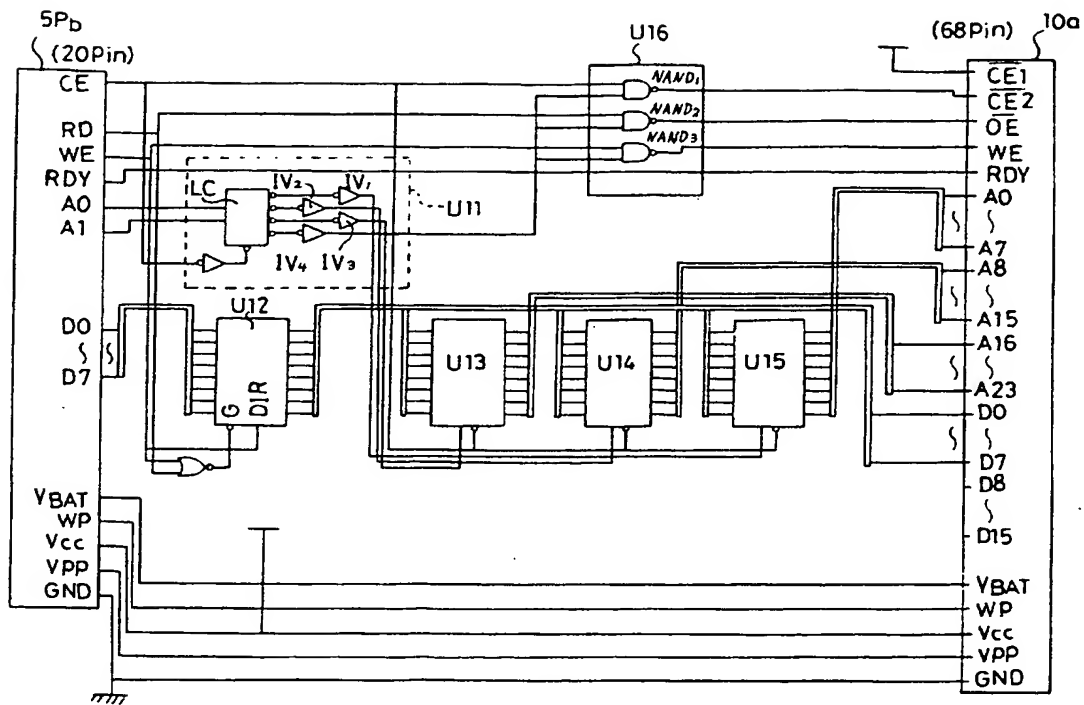


図 6

